

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 2 月 1 4 日
Date of Application:

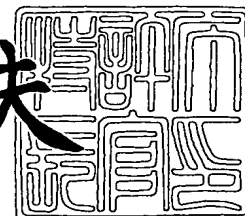
出 願 番 号 特 願 2 0 0 3 - 0 3 7 1 7 9
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 3 7 1 7 9]

出 願 人 株 式 会 社 東 芝
Applicant(s):

2 0 0 3 年 8 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 A000206155

【提出日】 平成15年 2月14日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 C M P 用スラリーおよび半導体装置の製造方法

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

 【氏名】 松井 之輝

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

 【氏名】 南幅 学

【発明者】

 【住所又は居所】 神奈川県横浜市磯子区新杉田町 8 番地 株式会社東芝横浜事業所内

 【氏名】 矢野 博之

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

【代理人】

 【識別番号】 100058479

 【弁理士】

 【氏名又は名称】 鈴江 武彦

 【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100108855

【弁理士】

【氏名又は名称】 蔵田 昌俊

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 CMP用スラリーおよび半導体装置の製造方法

【特許請求の範囲】

【請求項1】 溶媒と、研磨粒子と、HLB値が7以上20以下のシリコーン系界面活性剤とを含有することを特徴とするCMP用スラリー。

【請求項2】 前記シリコーン系界面活性剤は、ポリオキシエチレン・メチルポリシロキサン共重合体、ポリ（オキシエチレン・オキシプロピレン）メチルポリシロキサン共重合体、ポリオキシエチレンアルキルポリシロキサン・ポリオキシプロピレンアルキルポリシロキサン・ジメチルポリシロキサン共重合体、および、メチルポリシロキサン・アルキルメチルポリシロキサン・ポリ（オキシエチレン・オキシプロピレン）メチルポリシロキサン共重合体から選択される少なくとも一種を含むことを特徴とする請求項1に記載のCMP用スラリー。

【請求項3】 前記シリコーン系界面活性剤の含有量は0.001wt%以上0.5wt%以下であることを特徴とする請求項1または2に記載のCMP用スラリー。

【請求項4】 樹脂粒子をさらに含有することを特徴とする請求項1ないし3のいずれか1項に記載のCMP用スラリー。

【請求項5】 前記樹脂粒子の含有量は0.05wt%以上1wt%以下であることを特徴とする請求項4に記載のCMP用スラリー。

【請求項6】 酸化剤、キレート錯体化剤および非シリコーン系界面活性剤からなる群から選択される少なくとも1種の成分をさらに含有することを特徴とする請求項1ないし5のいずれか1項に記載のCMP用スラリー。

【請求項7】 半導体基板上に絶縁膜を形成する工程と、
前記絶縁膜に凹部を形成する工程と、
前記凹部の内部および前記絶縁膜の上に導電性材料を堆積して、導電性を有する層を形成する工程と、

前記絶縁膜の上に堆積された前記導電性材料をCMPにより除去して、前記絶縁膜を露出させる工程とを具備し、

前記導電性材料の除去は、請求項1ないし6のいずれか1項に記載のCMP用

スラリーを用いて行なわれることを特徴とする半導体装置の製造方法。

【請求項 8】 半導体基板上に絶縁膜を形成する工程と、

前記絶縁膜に凹部を形成する工程と、

前記凹部の内部および前記絶縁膜の上に導電性材料を堆積して、導電性を有する層を形成する工程と、

前記絶縁膜の上に堆積された前記導電性材料を除去して前記絶縁膜を露出させる一方、前記導電性材料を前記凹部内に選択的に残置させて埋め込み配線層を形成する工程と

前記埋め込み配線層および前記絶縁膜の表面を、HLB 値が 7 以上 20 以下のシリコン系界面活性剤が水に配合された処理液を用いて実質的に研磨することなく処理する工程とを具備することを特徴とする半導体装置の製造方法。

【請求項 9】 前記導電性を有する層は、バリアメタルおよび Cu を順次堆積することにより形成されることを特徴とする請求項 7 または 8 に記載の半導体装置の製造方法。

【請求項 10】 前記絶縁膜は、比誘電率が 2.5 未満の第 1 の絶縁膜を形成する工程と、この第 1 の絶縁膜上に比誘電率が第 1 の絶縁膜より大きい第 2 の絶縁膜を形成する工程とにより形成されることを特徴とする請求項 7 ないし 9 のいずれか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、CMP 用スラリーおよび半導体装置の製造方法に係り、特に高速ロジック LSI、システム LSI、メモリ・ロジック混載 LSI などに搭載するダマシン配線を形成するための CMP 用スラリー、および半導体装置の製造方法に関する。

【0002】

【従来の技術】

近年、LSI の高集積化に伴って配線の微細化が急速に進みつつある。特に、デザインルール 0.1 μ m 以下の世代では、配線 RC の遅延を緩和するためには

新材料の導入が必須とされ、現在、配線材料としては低抵抗のCu (ρ : 1.8 $\mu\Omega\text{cm}$)、絶縁材料としては低誘電率 (k : < 2.5) の絶縁膜が用いられようとしている。

【0003】

Cu配線は、CMP (Chemical Mechanical Polishing) を用いてダマシン配線として形成されるのが主流である。CMPにより研磨を進めることによって、配線間の導電性物質が除去されるので、従来のAl配線のようなRIEにより形成された配線と比較して、ショートしにくい配線が得られる。このため、CMPは、微細配線の形成には有利なプロセスであるとされている。

【0004】

こうしたCMPプロセスを用いてCuダマシン配線を形成するに当たっては、高平坦性、高研磨速度、低表面欠陥密度、低残留不純物密度、および十分な膜剥がれ耐性といった特性が要求される。層間絶縁膜として低誘電率の有機系絶縁膜 (Low-k膜) が用いられる場合、高い研磨速度は確保することができる。しかしながら、残りの特性を達成するのは、従来の無機系SiO₂膜を用いた場合に比べて格段に難しいのが現状である。

【0005】

特に、平坦性に関しては、CMPによるLow-k膜の損失 (エロージョン) が深刻である。これは、有機系のLow-k膜自体の機械的強度が無機系のSiO₂に比べて乏しいことが主な原因である。さらに、ほとんどのLow-k膜には有機成分が含有されていることから、その表面が疎水性であり、親水性である研磨粒子とのなじみが悪い。したがって、パターン内で研磨粒子の密度バラツキが生じるためである。

【0006】

研磨速度を維持しつつLow-k膜に損傷を与えずに研磨を行なうことを目的として、フッ素系界面活性剤が含有されたスラリーを用いることが提案されている (例えば、特許文献1参照)。しかしながら、フッ素系界面活性剤は高価であり、何より環境への負担が大きいことから、扱いにくい材料である。

【0007】

また、次のような理由から、Low-k 膜上の残留不純物密度を十分に低減することが困難である。

【0008】

CMP を経た絶縁膜および配線の表面には、ダスト（研磨粒子や削れかす）、未反応スラリーといった物質が不可避免的に残留する。こうした物質は、従来、有機酸および界面活性剤を含有する洗浄液によって除去されていたが、配線間隔が狭まるにしたがって、対応できなくなりつつある。次世代で要求される配線間隔は $0.1\ \mu\text{m}$ 以下と微細であるので、従来では大きな問題とならなかった少量の微小な残留物質が、配線間ショートや絶縁膜の耐圧劣化といった配線不良を引き起こすおそれがある。

【0009】

また、上述したように Low-k 膜の表面は疎水性を示し、水に馴染みにくい。このため、CMP の処理中および洗浄中には、絶縁膜表面にダストが吸着されやすい。しかも、吸着したダストは、除去されにくく、正常に電气的分離がなされた配線が形成できない要因にもなっている。Low-k 膜はまた、スクラッチが生じやすいという欠点も有している。

【0010】

さらに、Low-k 膜自体の密着力が弱いことから、十分に高い膜剥がれ耐性は得られておらず、これは Cu/Low-k インテグレーションの最も重要かつ困難な課題の一つである。

【0011】

【特許文献 1】

特開 2002-158194 公報

【0012】

【発明が解決しようとする課題】

本発明は、平坦性が高く、欠陥密度や表面不純物濃度が低減されたダマシン配線を形成可能な CMP 用スラリーおよび半導体装置の製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】

上記課題を解決するために、本発明の一態様は、溶媒と、研磨粒子と、HLB値が7以上20以下のシリコン系界面活性剤とを含有することを特徴とするCMP用スラリーを提供する。

【0014】

また本発明の他の態様は、半導体基板上に絶縁膜を形成する工程と、前記絶縁膜に凹部を形成する工程と、前記凹部の内部および前記絶縁膜の上に導電性材料を堆積して、導電性を有する層を形成する工程と、前記絶縁膜の上に堆積された前記導電性材料をCMPにより除去して、前記絶縁膜を露出させる工程とを具備し、前記導電性材料の除去は、前述のCMP用スラリーを用いて行なわれることを特徴とする半導体装置の製造方法を提供する。

【0015】

また本発明の他の態様は、半導体基板上に絶縁膜を形成する工程と、前記絶縁膜に凹部を形成する工程と、前記凹部の内部および前記絶縁膜の上に導電性材料を堆積して、導電性を有する層を形成する工程と、前記絶縁膜の上に堆積された前記導電性材料を除去して前記絶縁膜を露出させる一方、前記導電性材料を前記凹部内に選択的に残置させて埋め込み配線層を形成する工程と、前記埋め込み配線層および前記絶縁膜の表面を、HLB値が7以上20以下のシリコン系界面活性剤が水に配合された処理液を用いて実質的に研磨することなく処理する工程とを具備することを特徴とする半導体装置の製造方法を提供する。

【0016】

【発明の実施の形態】

以下、図面を参照して本発明の実施形態を説明する。

【0017】

まず、従来のスラリーを用いて疎水性のLow-k材料からなる層間絶縁膜に、CMPによりCuコンタクトプラグを形成する場合を例に挙げて、その問題点を説明する。

【0018】

Cuの多層配線の形成には、ビア部と配線部とを同時に形成するデュアルダマシン(DD)プロセスが一般的に用いられる。DD加工が困難な絶縁膜の場合には、コンタクトプラグ(ビアプラグ)を単独で形成し、その後、配線部を形成する手法が採用される。

【0019】

こうしたプロセスにおいてプラグを形成するためのCMPが行なわれる際には、絶縁膜の面積が配線部形成時よりも大きくなる。このため、絶縁膜の影響をより大きく受けることになり、要求される特性を全て確保するのは極めて困難である。

【0020】

図1は、こうしたCuコンタクトプラグの形成方法の一例を表わす工程断面図である。

【0021】

まず、図1(a)に示すように、半導体素子(図示せず)が形成されたシリコンなどの半導体基板10上に、第1の低誘電率絶縁膜11および第2の低誘電率絶縁膜12を順次形成する。

【0022】

第1の低誘電率絶縁膜11は、比誘電率が2.5未満の低誘電率絶縁材料により構成することができ、例えば、ポリシロキサン、ヒドロジェンシロセスキオキサン、ポリメチルシロキサン、メチルシロセスキオキサンなどのシロキサン骨格を有する膜、ポリアリーレンエーテル、ポリベンゾオキサゾール、ポリベンゾシクロブテンなどの有機樹脂を主成分とする膜、および多孔質シリカ膜などのポーラス膜からなる群から選択される少なくとも一種を用いて形成することができる。こうした材料からなる第1の絶縁膜11は脆弱である。

【0023】

この上に形成される第2の絶縁膜12はキャップ絶縁膜として作用し、第1の絶縁膜11より大きな比誘電率を有する絶縁材料により形成することができる。例えば、SiC、SiCH、SiCN、SiOC、およびSiOCHからなる群から選択される少なくとも一種の比誘電率2.5以上の絶縁材料を用いて形成することができる。こうした材質から構成される第2の低誘電率絶縁膜12の表面は疎水性を有する。

【0024】

また、SiO、SiOP、SiOF、SiON、およびSiNなどのような親水性の材料、あるいは、低誘電率でない膜種によりキャップ絶縁膜としての第2の絶縁膜12を形成することもできる。

【0025】

ここでは、第1の絶縁膜11はスピン塗布法により400nmの膜厚で形成し、第2の絶縁膜12はCVD法により100nmの膜厚で形成した。

【0026】

第1の絶縁膜11および第2の絶縁膜12には、図1(b)に示すように深さ500nmのコンタクトホール13を開孔した。

【0027】

次いで、図1(c)に示すように、コンタクトホール13が形成された第1、第2の絶縁膜11、12の全面に、導電性材料としてバリアメタル膜14および配線材料膜15を順次堆積する。ここでは、バリアメタル膜14は、スパッタリング法によりTa₂N₅を10nm程度の膜厚で堆積させることにより形成したが、WN等を同程度の厚さで堆積してもよい。配線材料膜15は、スパッタリング法によりCuシード層を形成した後、メッキ法によりCu膜を120nm程度の膜厚で形成した。

【0028】

なお、図示する例においては、バリアメタル膜14および配線材料膜15が設けられる絶縁膜は、第1の絶縁膜11と第2の絶縁膜12との積層構造であるが、単層の絶縁膜を用いてもよい。この場合の絶縁膜は、例えば、ブラックダイア

モンド（アプライドマテリアル社製）等により形成することができる。こうした材料からなる絶縁膜もまた、表面は疎水性を有する。

【0029】

得られたバリアメタル膜 14 および配線材料膜 15 からなる導電性を有する層の不要部分を CMP 処理により除去することによって、TaN からなるバリアメタル膜 14 を介して Cu コンタクトプラグ 16 がコンタクトホール 13 内に埋め込まれる。CMP は、配線材料膜 15 の除去（1st ポリッシュ）およびバリアメタル膜 14 の除去（2nd ポリッシュ）の 2 工程で行なう。

【0030】

1st ポリッシュにおいては、平坦性を確保するために、Cu 研磨速度が速く TaN 研磨速度の遅い、すなわち Cu と TaN の選択比が大きいスラリーを用いて配線材料膜 15 が研磨される。具体的には、以下の条件で 1st ポリッシュを行なった。

【0031】

スラリー：CMS 7303 / 7304（JSR 社製）

流量：250 cc / min

研磨パッド：IC1000（ロデールニッタ社製）

荷重：300 gf / cm²

キャリアおよびテーブルの回転数は、いずれも 100 rpm として、1 分間の研磨を行なうことにより、フィールド上の Cu を除去して図 1（d）に示すようにバリアメタル膜 14 の表面を露出した。

【0032】

1st ポリッシュ後のウエハー表面は、バリアメタル膜 14 としての TaN 膜で覆われており、親水性を示す。このため、コンタクトプラグ 16 のパターン周辺の選択的過剰研磨（くびれ）は発生しない。

【0033】

2nd ポリッシュにおいては、バリアメタル膜 14 を除去して、図 1（e）に示すように第 2 の絶縁膜 12 表面を露出（タッチアップ CMP）し、研磨を完了する。この工程で用いられるスラリーは、バリアメタル膜 14 としての TaN を

十分な速度で研磨可能であることが要求される。まず、タッチアップに従来用いられているスラリーを用いて、以下の条件でタッチアップCMPを行なった。用いたスラリーは、コロイダルシリカ 5 w t %、キノリン酸 1. 0 w t %、および過酸化水素 0. 1 w t % が水に配合され、p H 10 に調整されたものである。

【0034】

流量：200 c c / m i n

研磨パッド：I C 1000（ロデールニッタ社製）

荷重：200 g f / c m²

キャリアおよびテーブルの回転数は、いずれも 100 r p m として、75 秒間の研磨を行なった。

【0035】

研磨開始から約 60 秒経過すると、バリアメタル膜 14 は第 2 の絶縁膜 12 上から除去された。このとき、コンタクトプラグ 16 が密集しているビアチェーンパターンの端部が選択的に研磨されて、45. 5 n m 程度のエロージョン（くびれ）が発生した。15 秒間のオーバー研磨をさらに行なったところ、このくびれは 78 n m 程度にまで拡大した。

【0036】

パターンエッジにおけるくびれは、ビアチェーンの歩留まりを低下させるとともに、上層配線の CMP の際にメタル残りを引き起こして、配線ショートの原因にもなる。したがって、くびれは極力避けることが望まれる。

【0037】

こうしたくびれは、主に二つの原因により発生すると考えられる。

【0038】

一つは、L o w - k 材料が疎水性であるため、親水性の研磨粒子が L o w - k と馴染まないことである。このため、図 2（a）に示すように、研磨粒子 18 は第 2 の絶縁膜 12 の上から親水性の C u コンタクトプラグ 16 上へ移動して、フィールド上とパターンエッジ部とにおいて研磨粒子 18 の密度差が生じる。

【0039】

その結果、図 2（b）に示すようにパターンエッジに研磨粒子 18 が選択的に

滞留し、局所的に研磨が進行してくびれ形状となる。

【0040】

もう一つは、通常のTEOS系あるいはSiH₄系ガスを用いて形成されたSiO₂膜と比較して、Low-k材料の機械的強度が乏しいため、絶縁膜の研磨速度自体が速いことである。

【0041】

前述のタッチアップ工程で用いたスラリーは、通常は無機系TEOS絶縁膜の研磨速度が30nm/min程度であるのに対して、Low-k絶縁膜の研磨速度は76nm/min程度と、2倍以上であった。

【0042】

Low-k膜の研磨速度を低下させることによって、原理的には、こうした問題を解決することができる。そのためには、スラリー中の研磨粒子の濃度を低下させたり、研磨粒子の種類を変更するといった手法が挙げられる。いずれを用いた場合もパターンエッジのくびれは抑制されたものの、同時にバリアメタル膜の研磨速度が極端に低下した。具体的には、バリアメタル膜の研磨時間が4倍以上に長くなり、こうした手法は現実的ではない。

【0043】

本発明者らは、Low-k膜表面の親水性を高めることに着目して、最適な界面活性を得るために種々の界面活性剤の特性を調べた。

【0044】

すなわち、下記表1に示すようなアニオン性、カチオン性およびノニオン性の界面活性剤の水溶液を所定の濃度で調製した。Low-k膜が形成された半導体基板を、それぞれの界面活性剤水溶液に浸漬して、Low-k膜表面の濡れ性を調べた。

【0045】

Low-k膜表面の濡れ性は、界面活性剤水溶液と膜との接触角(θ)を接触角計により測定することによって評価した。

【0046】

さらに、前述のタッチアップ工程で用いたスラリーに、各界面活性剤を表1に

示した濃度で配合して、サンプルスラリーを調製した。こうして得られたサンプルスラリーを用いる以外は前述と同様の条件でタッチアップCMPを行ない、CMP後におけるLow-k膜表面の濡れ性を同様にして調べた。

【0047】

濡れ性の測定結果を、界面活性剤の種類および含有量とともに下記表1にまとめる。

【0048】

【表1】

表 1

界面活性剤			濡れ性	
種類		含有量 (wt%)	浸漬後	CMP 後
アニオン性	ドデシルベンゼンスルホン酸カリウム (DBS)	10	○	×
	ポリカルボン酸アンモニウム (花王 TK-75)	30	×	×
カチオン性	セチルトリメチルアンモニウムクロライド	10	◎	×
	ポリマー型カチオン(花王 KD-84)	35	◎◎	×
ノニオン性	アセチルジオール系ノニオン(HLB18)	10	○	×
	フッ素系ノニオン(タケノDS-401)	1	○	×
	ポリオキシエチレン・メチルトリシロキサン共重合体	0.1	◎	◎
	ポリビニルピリドン	0.8	◎	×
無添加			×	×

◎◎: $0^\circ \leq \theta < 45^\circ$, ◎: $45^\circ \leq \theta < 90^\circ$

○: $90^\circ \leq \theta < 150^\circ$, ×: $150^\circ \leq \theta \leq 180^\circ$

【0049】

一般的に、フッ素アルキル基を有する界面活性剤は、溶媒の表面張力を十分に低下させることから、界面活性効果が大きいことが知られている。しかしながら、すでに説明したように、フッ素アルキル基を有する界面活性剤は容易に取り扱うことができず実用的ではない。

【0050】

従来のアルキル基を疎水部に有する界面活性剤（例えば、セチルトリメチルアンモニウムクロライド）は、上記表1に示されるように、浸漬後のLow-k膜

表面の濡れ性は概ね良好であるものの、CMP後の濡れ性が劣っている。これは、次のように推測される。すなわち、従来のアルキル基を疎水部に有する界面活性剤は、一旦はLow-k膜表面に吸着して親水化する。しかしながら、アルキル基は疎水性が弱いためにLow-k膜との吸着力が乏しく、CMP中の機械的ストレスに耐え切れずに離脱しやすい。したがって、アルキル基を疎水部に有する界面活性剤では、Low-k膜表面を十分に親水化することができず、くびれを十分に抑制することが困難であると推測される。

【0051】

アルキル基以上であってフルオロ基と同等の疎水力を有するとともに、取り扱いの容易な界面活性剤は、シリコン系界面活性剤であることがわかった。シリコン系界面活性剤としてのポリオキシエチレン・メチルポリシロキサン共重合体が0.1wt%含有されたスラリーを用いてタッチアップCMPを行なった場合には、Low-k膜表面は、CMP後でも親水化された状態に維持されることが、上記表1に明確に示されている。

【0052】

ポリオキシエチレン・メチルポリシロキサン共重合体のようなシリコン系界面活性剤は、撥水性のシリコンに起因して高い界面活性効果を有し、しかも、環境にやさしく、容易に取り扱うことができる。そこで、本発明の実施形態にかかるスラリーにおいては、シリコン系界面活性剤を配合した。ポリオキシエチレン・メチルポリシロキサン共重合体が0.1wt%含有されたスラリーを、実施例1とする。

【0053】

実施例1のスラリーを用いたタッチアップCMPにおいては、60秒間の研磨でバリアメタル膜としてのTa₂Nを除去することができ、パターンエッジにおけるくびれは10nm以下に抑制された。さらに30秒間のオーバー研磨を行なっても、くびれはほとんど拡大することなく、10nm以下の平坦性を維持することが可能であった。

【0054】

図3のグラフには、実施例1のスラリーを用いた場合のタッチアップCMP時

間とくびれ量との関係を曲線 a として示した。このように実施例 1 のスラリーを用いた場合には、120 秒の研磨を行なった場合でも、くびれ量は 20 nm 程度に抑えられる。40 nm 程度までのくびれは、実質的に影響を及ぼさないので許容される。図 3 には、従来のスラリーを用いた場合のくびれ量の変化を、曲線 b として示してある。タッチアップ CMP は、通常 60 秒程度行なわれる。曲線 b に示されるように従来のスラリーでは、このタッチアップ CMP が終了するまでに、すでに 50 nm ものくびれが発生している。しかも、くびれ量は CMP 時間とともに著しく増大することが、曲線 b から明らかである。

【0055】

また、実施例 1 のスラリーは、Low-k 膜の研磨速度が 10 nm 程度であり、従来の 1/6 に抑制することができる。このため、Low-k 膜が優先的に研磨されるのを抑制して、くびれを低減することが可能となった。

【0056】

こうした効果は、次のような理由によるものと推測した。シリコン系界面活性剤は、その疎水部の疎水性が極めて強いことから、図 4 に示すように第 2 の絶縁膜 12 である Low-k 膜表面に強く吸着して親水化する。図 4 中、参照符号 19 は、シリコン系界面活性剤を表わす。Low-k 膜 12 の表面がシリコン系界面活性剤 19 により十分に親水化されるので、研磨粒子 18 は局所的に滞留することなく、Low-k 膜 12 および Cu コンタクトプラグ 16 上に均一に分散して存在する。その結果、パターンエッジが優先的に研磨されることはなく、くびれが抑制された。

【0057】

また、シリコン系界面活性剤 19 は、Low-k 膜 12 の表面を保護する作用も有し、基板と同様のシリコン系であるので均一な被覆状態が得られやすい。

【0058】

親水性の絶縁膜や非低誘電率絶縁膜の場合でも、シリコン系界面活性剤の効果は十分に発揮される。この場合には、膜表面にミセルが形成されることによって、表面の親水性が高められ、それによって濡れ性が向上する。

【0059】

ただし、シリコーン系界面活性剤の親水・疎水バランス（HLB）値は、所定の範囲内であることが要求される。水溶液に溶解しなければスラリーには使用することができず、仮に半導体基板に強く吸着したところで、親油性であれば効果は得られない。具体的にはHLB値は、7以上20以下の範囲内に規定される。HLB値が7未満の場合には水溶液に溶解しにくくなり、一方、20を越えると、スラリー中に配合した際に溶解性が増して平坦性を悪化させる。HLB値は、好ましくは10～17の範囲内である。

【0060】

実施例1のスラリーに配合したポリオキシエチレン・メチルポリシロキサン共重合体のHLB値は16であった。

【0061】

さらに、シリコーン系界面活性剤において、ベースとなるシリコーンオイルの基本骨格を有する疎水部の構造は、例えば側鎖変性、片末端変性、両末端変性、および両末端側鎖変性などとすることができる。一方、親水部は、ノニオン、アニオンおよびカチオンのいずれでもよく、例えば、ポリエーテル、ベタイン、硫酸塩、ピロリドンおよび4級塩などが挙げられる。

【0062】

シリコーン系界面活性剤の含有量は、0.001wt%以上0.5wt%以下であることが好ましい。0.001wt%未満の場合には、Low-k膜の表面を十分に親水化することができず、許容範囲までくびれを抑制できないおそれがある。一方、0.5wt%を越えると、バリアメタル膜としてのTa₂N₅にも強く吸着して、Ta₂N₅の研磨速度が極端に低下するおそれがある。

【0063】

シリコーン系界面活性剤としては、シロキサン直鎖を骨格とし、ポリオキシエチレン、ポリオキシプロピレン等のポリオキシアルキレン基が付加した任意の化合物を用いることができる。具体的には、ポリオキシエチレン・メチルポリシロキサン共重合体、ポリ（オキシエチレン・オキシプロピレン）メチルポリシロキサン共重合体、ポリオキシエチレンアルキルポリシロキサン・ポリオキシプロピ

レンアルキルポリシロキサン・ジメチルポリシロキサン共重合体、メチルポリシロキサン・アルキルメチルポリシロキサン・ポリ（オキシエチレン・オキシプロピレン）メチルポリシロキサン共重合体等が挙げられる。

【0064】

なかでも、安定な処理液を得られやすいという観点から、ポリオキシエチレン・メチルポリシロキサン共重合体が特に好ましい。

【0065】

本発明の実施形態にかかるスラリーにおいて、研磨粒子としては、コロイダルシリカの他に、フュームドシリカ、コロイダルアルミナ、フュームドアルミナ、セリア、および酸化チタンの少なくとも一種を用いることもできる。研磨粒子の含有量は、0.1wt%以上30wt%以下の範囲内であることが好ましい。0.1wt%未満の場合には十分な研磨作用を得ることができず、一方、30wt%を越えると絶縁膜に対するCMP速度が異常に速くなり、Cu-CMP速度との選択比がとれなくなるおそれがある。

【0066】

また、必要に応じて配合される酸化剤としては、過酸化水素の他に、過硫酸アンモニウム、過硫酸カリウム、硝酸第二鉄、および硝酸第二アンモニウムセリウムから選択される少なくとも1種を用いることができる。酸化剤の含有量は0.1～5wt%程度とすればよい。

【0067】

さらに、キレート錯体化剤として、キナルジン酸、キノリン酸、ニコチン酸、ピコリン酸、マロン酸、マレイン酸、シュウ酸、コハク酸、クエン酸、酒石酸、リンゴ酸、乳酸、アンモニア、エチレンジアミングリシン、アラニン、およびトリプトファンから選択される少なくとも1種を配合してもよい。こうしたキレート錯体化剤は、例えば0.01～1wt%程度の量で配合することができる。

【0068】

また、非シリコーン系界面活性剤を配合してもよい。非シリコーン系界面活性剤としては、ポリアクリル酸、ドデシルベンゼンスルホン酸などのアニオン性界面活性剤、セチルアンモニウム塩などのカチオン性界面活性剤、ポリオキシエチ

レンアルキルエーテルといったノニオン性界面活性剤などが挙げられる。こうした非シリコン系界面活性剤を添加することによって、Low-k 膜表面の界面活性剤による被覆状態がより均一になり、親水性をよりいっそう高めることができる。その効果を十分に得るために、非シリコン系界面活性剤は、例えば 0.001~1wt% 程度の量で配合することが望まれる。

【0069】

本発明の実施形態にかかるスラリーには、樹脂粒子をさらに配合することによって、膜剥がれ防止効果をよりいっそう高めることができる。

【0070】

Cu/Low-k ダマシン配線を形成する際の重要な問題の一つとして、上述したようなくびれに加えて、膜剥がれが挙げられる。一般的に Low-k 材料は、他の絶縁膜またはバリアメタル膜との密着力が無機系の絶縁膜に比べて弱い。CMP 時、特にタッチアップ CMP の際には機械的ストレスに耐え切れず、膜剥がれを生じやすい。こうした膜剥がれは、上層の CMP ほど発生頻度が高く、その規模も大きくなる。

【0071】

ここで、Black Diamond (AMJ 製) により形成された 1 層目の絶縁膜上に、LKD (JSR 製) により 2 層目の絶縁膜を形成して、これら絶縁膜内に Cu 二層ダマシン配線の形成を試みた。従来のスラリーを用いて 2 層目配線のタッチアップ CMP を行なったところ、ウエハー全面積の約 80% が膜剥がれを生じて、配線を形成することが困難であった。

【0072】

一方、前述の実施例 1 のスラリーに一次粒子径 200 nm の PMMA (ポリメチルメタクリレート) 粒子を 0.1wt% 配合して、実施例 2 のスラリーを調製し、これを用いて同様の条件でタッチアップ CMP を行なった。その結果、膜剥がれ面積は 5% 以下に抑制された。しかも、剥がれが生じた個所は、実効的ではないウエハエッジカット部であった。

【0073】

膜剥がれ抑制効果を十分に発現させるとともに、Low-k 膜の研磨速度を高

めて、くびれを抑制するためには、樹脂粒子の濃度は、0. 0 5 w t %以上 1 w t %以下の範囲内とすることが望ましい。

【0 0 7 4】

図5のグラフには、樹脂粒子の濃度と剥がれ部分面積比率との関係を曲線cとして、樹脂粒子の濃度とくびれ量との関係を曲線dとして示す。曲線cに示されるように、剥がれ部分面積比率は樹脂粒子が増加するにしたがって急激に減少し、くびれ量は、曲線dに示されるように、樹脂粒子の濃度とともに増大する。剥がれ部分面積比率は5%以下であれば許容され、くびれ量はすでに説明したように40nm以下までは許容される。

【0 0 7 5】

0. 0 5 w t %以上 1 w t %以下の濃度で樹脂粒子を配合することによって、剥がれ部分面積率およびくびれ量を許容範囲内に抑えることができる。

【0 0 7 6】

なお、樹脂粒子の材質としては、PMMAなどのメタクリル樹脂のほか、これらと同等の硬度を有するフェノール樹脂、ユリア樹脂、メラミン樹脂、ポリスチレン樹脂、ポリアセタール樹脂、あるいはポリカーボネート樹脂を用いてもよい。

【0 0 7 7】

さらに、樹脂粒子の表面に研磨粒子を凝集あるいは被覆させて、複合粒子として用いることもできる。

【0 0 7 8】

複合粒子とする場合には、樹脂粒子は、その表面にアニオン部または非イオン部を有するアニオン系、カチオン系、両性系、あるいは非イオン系の官能基を有することが好ましい。例えば、水酸基、エポキシ基、およびカルボキシル基といった官能基である。

【0 0 7 9】

樹脂粒子としては、上述したものに加えて、ポリ塩化ビニル・スチレン系共重合体、飽和ポリエステル、ポリアミド、ポリイミド、ポリエチレン、ポリプロピレン、ポリ-1-ブテン、ポリ-4-メチル-1-ペンテン等のポリオレフィンお

よびオレフィン共重合体、フェノキシ樹脂、アクリル系共重合体などの熱可塑性樹脂からなる重合体粒子を用いることができる。また、ウレタン樹脂、エポキシ樹脂、アルキッド樹脂および不飽和ポリエステル樹脂等の熱硬化性樹脂からなる重合体粒子を用いてもよい。

【0080】

なお、スチレン・メタクリル酸共重合体、スチレン・無水マレイン酸共重合体等の構成単位に親水性の官能基を有する共重合体は、水への分散性が良好であり、水系分散体を容易に調製することができるため好ましい。ポリエチレン、ポリプロピレン、ポリスチレン等を、例えば、酸素プラズマ等により表面処理し、親水性の官能基を生成させた場合も水への分散性を高めることができる。

【0081】

重合体粒子は、例えば、スチレン、 α -メチルスチレン、ハロゲン化スチレンおよびジビニルベンゼン等の不飽和芳香族化合物類、酢酸ビニル、プロピオン酸ビニル等の不飽和エステル、アクリロニトリル等の不飽和ニトリル類、アクリル酸エステル類、メタクリル酸エステル類などの単量体を重合させることによって、合成することができる。また、ブタジエン、イソプレン、アクリル類、メタクリル類、アクリルアミド、メタクリルアミド、N-メチロールアクリルアミドおよびN-メチロールメタクリルアミド等を使用してもよい。これらの単量体は、1種または2種以上で用いることができる。

【0082】

いずれの樹脂粒子も、0.05wt%以上1wt%以下の濃度で配合することによって、くびれ量および剥がれを許容範囲に抑制することが可能である。

【0083】

以上説明したように、本発明の実施形態にかかるCMPスラリーは、研磨成分である研磨粒子と、HLB値が7～20のシリコーン系界面活性剤とを含有するものである。シリコーン系界面活性剤の作用によって、絶縁膜表面の親水性を高めて、タッチアップCMP時におけるくびれを抑制することが可能となった。

【0084】

こうしたシリコーン系界面活性剤の効果は、CMP直後の配線層の表面に残留

したダスト等を除去する際にも発揮される。

【0085】

本発明者らは、CMP直後における配線層の表面に残留したダスト等の除去は、溶解、化学的作用、機械的作用、および界面活性といった4つの基本作用の組み合わせによって、従来達成されていたと考えた。例えば、化学的作用を付与するためのキレート錯体化剤と界面活性のための界面活性剤とが、溶解のための純水に含有されてなる処理液を用い、この処理液が供給された表面を研磨布で研磨することによって、機械的作用が与えられる。

【0086】

特に、Low-k膜のような疎水性材料を扱う場合には、界面活性による被処理面の状態は重要である。表面に残留したダスト等を確実に除去するには、疎水性の被処理面を界面活性剤で均一に被覆して親水性を高めながら、洗浄処理を施すことが望まれる。

【0087】

すでに説明したようなHLB7～20のシリコーン系界面活性剤を、水中に溶解してなる処理液を用いることによって、これを達成することができる。

【0088】

ただし、この場合には、配線層や絶縁膜の表面から残留物質を除去することが目的であり、SiO₂のような絶縁膜、およびCu、Taなどの金属膜の研磨は求められない。むしろ、絶縁膜や金属膜は、処理液を用いた洗浄処理の際に研磨されてはならないため、研磨粒子は処理液には含有されない。言い換えれば、処理液の絶縁膜や金属膜の研磨速度は、10nm/min以下に規定される。条件および絶縁膜や金属膜の種類によらず、10nm/min未満の研磨速度であれば、絶縁膜や金属膜は実質的に研磨されないとみることができる。

【0089】

処理液は、シリコーン系界面活性剤を、純水およびイオン水等の水中に溶解させることによって調製することができる。

【0090】

シリコーン系界面活性剤としては、すでに説明したようなものを、同様の含有

量で用いることができる。また、キレート錯体化剤や非シリコン系界面活性剤を配合することによって、除去効果をよりいっそう高めることができる。こうした成分もまた、すでに説明したものを同様の量で用いることができる。さらに、樹脂粒子を配合してもよい。

【0091】

シリコン系界面活性剤を含有する処理液をCMP後の表面に供給し、研磨布、ロール、またはペンシルといった部材により機械的作用をさらに与えることによって、配線層および絶縁膜の表面から残留物質を除去して、電気的特性の高い半導体装置を得ることができる。

【0092】

図6は、本発明の実施形態にかかる半導体装置の製造方法を表わす工程断面図である。

【0093】

まず、図6(a)に示すように、素子(図示せず)が形成された半導体基板100上に、無機絶縁膜101、および積層絶縁膜103、104を介して、バリアメタル膜105および配線材料膜106を堆積する。

【0094】

無機絶縁膜101には、W(タングステン)からなるプラグ102が埋め込まれている。積層絶縁膜は、比誘電率が2.5未満の第1の絶縁膜103と、この第1の絶縁膜上に形成され、比誘電率が第1の絶縁膜より大きい第2の絶縁膜104とから構成される。第1および第2の絶縁膜の膜厚は、いずれも100nmとすることができる。

【0095】

第1の絶縁膜103は、すでに説明したような比誘電率が2.5未満の低誘電率絶縁材料を用いて形成することができ、第2の絶縁膜104は、すでに説明したような比誘電率2.5以上の絶縁材料を用いて形成することができる。

【0096】

バリアメタル膜105および配線材料106は、上述したような積層絶縁膜に配線溝を設けた後、全面に堆積される。バリアメタル膜105は、Taにより膜

厚 10 nm で形成することができ、配線材料膜 106 は、Cu により膜厚 400 nm で形成することができる。

【0097】

なお、図 6 (a) に示す例においては、バリアメタル膜 105 および配線材料膜 106 が設けられる絶縁膜は、第 1 の絶縁膜 103 と第 2 の絶縁膜 104 との積層構造であるが、単層の絶縁膜を用いてもよい。この場合の絶縁膜は、例えば、ブラックダイヤモンド（アプライドマテリアル社製）等により形成することができる。こうした材料からなる絶縁膜もまた、表面は疎水性を有する。

【0098】

次いで、バリアメタル膜 105 および配線材料膜 106 の不要部分を、第 2 の絶縁膜 104 の表面が露出するまで CMP により除去し、図 6 (b) に示すように埋め込み配線層を形成した。CMP は、配線材料膜 106 の除去（1st ポリッシュ）およびバリアメタル膜 105 の除去（2nd ポリッシュ）の 2 工程で行ない、その条件は以下のとおりとした。

【0099】

（1st ポリッシュ）

スラリー：CMS 7303 / 7304（JSR 社製）

流量：250 cc / min

研磨パッド：IC1000（ロデールニッタ社製）

荷重：300 gf / cm²

キャリアおよびテーブルの回転数は、いずれも 100 rpm として、1 分間の研磨を行なった。

【0100】

（2nd ポリッシュ）

スラリー：CMS 8301（JSR 社製）

流量：200 cc / min

研磨パッド：IC1000（ロデールニッタ社製）

荷重：300 gf / cm²

キャリアおよびテーブルの回転数は、いずれも 100 rpm として、30 秒間

の研磨を行なった。

【0101】

2ndポリッシュ直後には、図6（b）に示すように、研磨粒子107、金属酸化物108、および未反応スラリー成分109などの物質が、第2の絶縁膜104、バリアメタル膜105、および配線材料膜106上に付着している。

【0102】

こうした付着物質を、シリコン系界面活性剤を含有する処理液で洗浄して除去することによって、図6（c）に示すような清浄な表面が得られる。

【0103】

用いた処理液は、以下のような手法により調製した。

【0104】

処理液1；シリコン系界面活性剤としてのポリオキシエチレン・メチルポリシロキサン共重合体を0.5wt%の濃度で純水に分散させて調製した。

【0105】

処理液2：処理液1に、さらにキレート錯体化剤（クエン酸）を0.3wt%の濃度で配合して調製した。

【0106】

処理液3：処理液1に、さらに非シリコン系の界面活性剤（ポリアクリル酸）を0.01wt%の濃度で配合して調製した。

【0107】

得られた処理液を用いて、図6（b）の状態の表面を洗浄した。洗浄に当たっては、キャリアに保持された半導体基板を、ターンテーブル上に配置された研磨布（凹凸10000nm程度、ロデールニッタ社製）に、300gf/cm²の荷重で当接させ、キャリアおよびターンテーブルを100rpmで回転させた。研磨布上には、処理液を300cc/minの流量で供給して、15～60秒程度の洗浄を行なった。

【0108】

被処理面が乾燥すると残留物質を除去することが困難となるので、こうした洗浄は、被処理面が濡れている状態で行なわれることが好ましい。すなわち、2nd

d ポリッシュが終了した後、同一の装置を用いて連続して行なわれることが望まれる。

【0109】

研磨布による洗浄の代わりに、ロール洗浄やペンシル洗浄を適用することもできる。

【0110】

さらに、以下のような処理液 4～6 を用いる以外は前述と同様にして図 6 (b) に示した状態の表面を洗浄した。

【0111】

処理液 4：純水のみ

処理液 5：クエン酸（0.3 wt %）を含有する純水

処理液 6：ポリアクリル酸（0.01 wt %）を含有する純水

処理液 6 は、従来の処理液に相当する。

【0112】

処理後には、配線（ライン／スペース：0.08 μ m / 0.08 μ m）について配線ショート歩留まりを調べるとともに、リーク電流値（印加電界：1 MV / cm）から絶縁膜の I-V 特性を測定し、得られた結果を表 2 にまとめる。

【0113】

【表 2】

表 2		
	配線ショート歩留まり (%)	リーク電流 (nA)
処理液 1	95	8
処理液 2	99	2
処理液 3	99	3
処理液 4	65	6548
処理液 5	72	873
処理液 6	75	664

【0114】

表 2 に示されるように、シリコン系界面活性剤を含有する処理液 1～3 で洗

浄することによって、得られる半導体装置における電気的特性はいずれも向上した。具体的には、配線ショート歩留まりは95%以上に増加し、リーク電流は8 nA以下に低減された。

【0115】

このことから、シリコン系界面活性剤を含有する処理液で洗浄することにより、疎水性で脆弱な有機系絶縁膜に過度の負荷を加えることなく機械的作用を与えて、電気的特性の低下を引き起こすダストや残留物などを効率よく、しかもスクラッチを引き起こすことなく除去することができたものと考えられる。

【0116】

なお、デザインルール0.1 μ mの世代では、配線ショート歩留まりは95%以上、リーク電流は10 nA未満であることが要求される。シリコン系界面活性剤を含有する処理液を用いることによって、次世代のデザインルールに対応することも可能となる。

【0117】

これに対し、シリコン系界面活性剤を含有しない処理液を用いた場合には、配線ショート歩留まりは75%にとどまっており、リーク電流は最大で6500 nAにも達する。ダスト等が完全に除去されていないために、この程度の性能しか得られないものと推測される。

【0118】

シリコン系界面活性剤を含む処理液での洗浄は、AlおよびWなどを用いたダマシン配線の形成にも同様に適用でき、同様の効果が得られる。また、poly-Si、SiO₂などのCMP後処理としても有効であり、効率よく洗浄して清浄な表面を得ることができる。

【0119】

上述したようなシリコン系界面活性剤を含む処理液での洗浄は、本発明の実施形態にかかるスラリーを用いたタッチアップCMPと組み合わせて用いることができる。この場合には、パターンエッジにおけるくびれを低減するとともに清浄な表面を得ることが可能であり、特に良好な結果が期待できる。

【0120】

【発明の効果】

以上詳説したように、本発明の態様によれば、欠陥密度や表面不純物濃度が低減されたダマシン配線を形成可能なCMP用スラリーおよび半導体装置の製造方法が提供される。

【0121】

本発明によれば、例えば、次世代で要求されるデザインルール0.1 μ m以下の配線を有する高性能・高速な半導体装置を製造することが可能となり、その工業的価値は絶大である。

【図面の簡単な説明】

【図1】 Cuコンタクトプラグの形成を説明する工程断面図。

【図2】 従来技術におけるくびれ発生モデルを示す模式図。

【図3】 タッチアップCMP時間とくびれ量との関係を表わすグラフ図。

【図4】 本発明の実施形態におけるくびれ抑制モデルを示す模式図。

【図5】 樹脂粒子の濃度と剥がれ部分面積比率との関係、および樹脂粒子の濃度とくびれ量との関係を表わすグラフ図。

【図6】 本発明の一実施形態にかかる半導体装置の製造方法を表わす工程断面図。

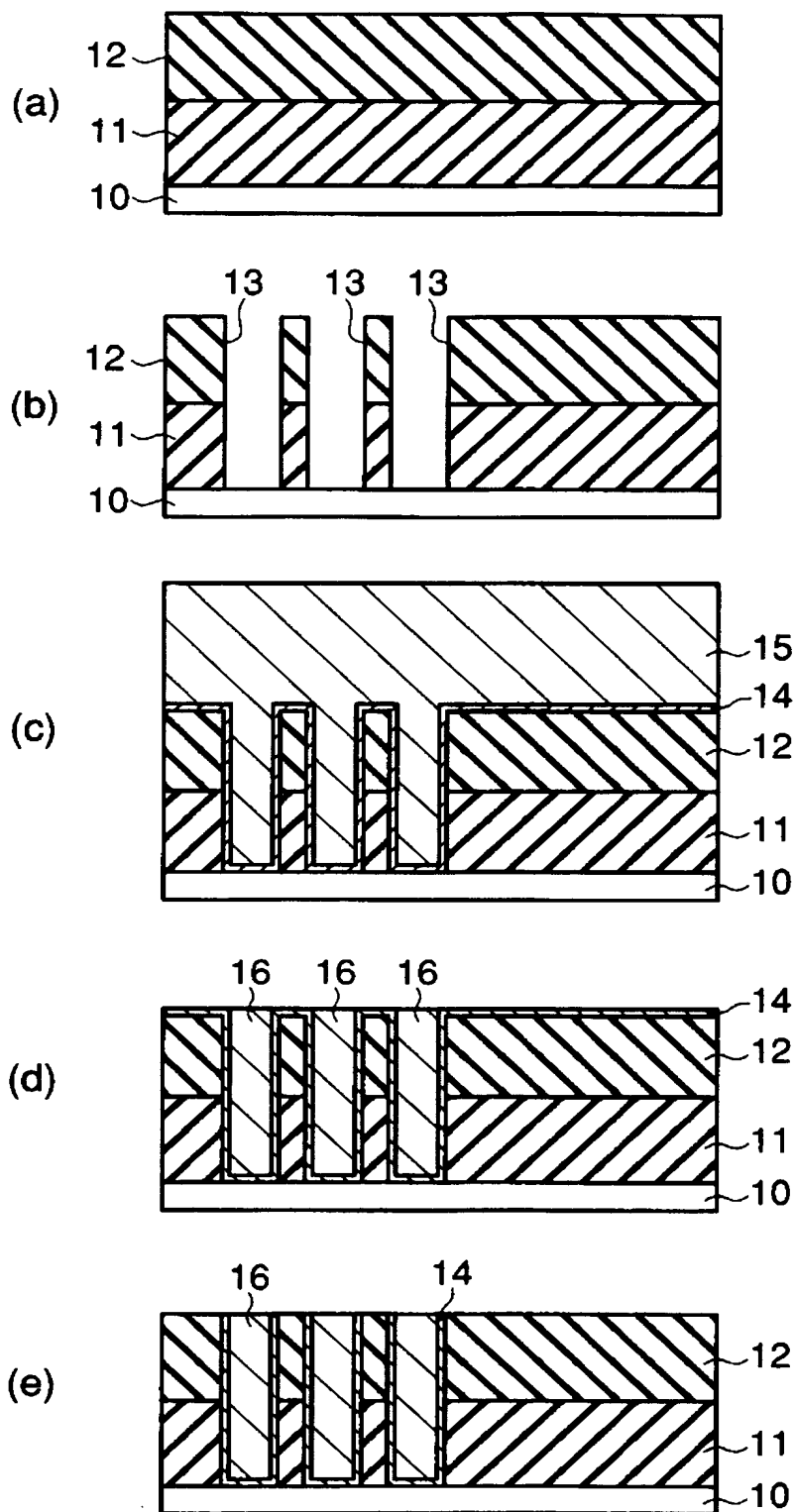
【符号の説明】

10…半導体基板、11…第1の絶縁膜、12…第2の絶縁膜、13…コンタクトホール、14…バリア金属膜、15…配線材料膜、16…Cuコンタクトプラグ、18…研磨粒子、19…シリコン系界面活性剤、100…半導体基板、101…無機絶縁膜、102…プラグ、103…第1の絶縁膜、104…第2の絶縁膜、105…バリア金属膜、106…配線材料膜、107…研磨粒子、108…金属酸化物、109…未反応スラリー。

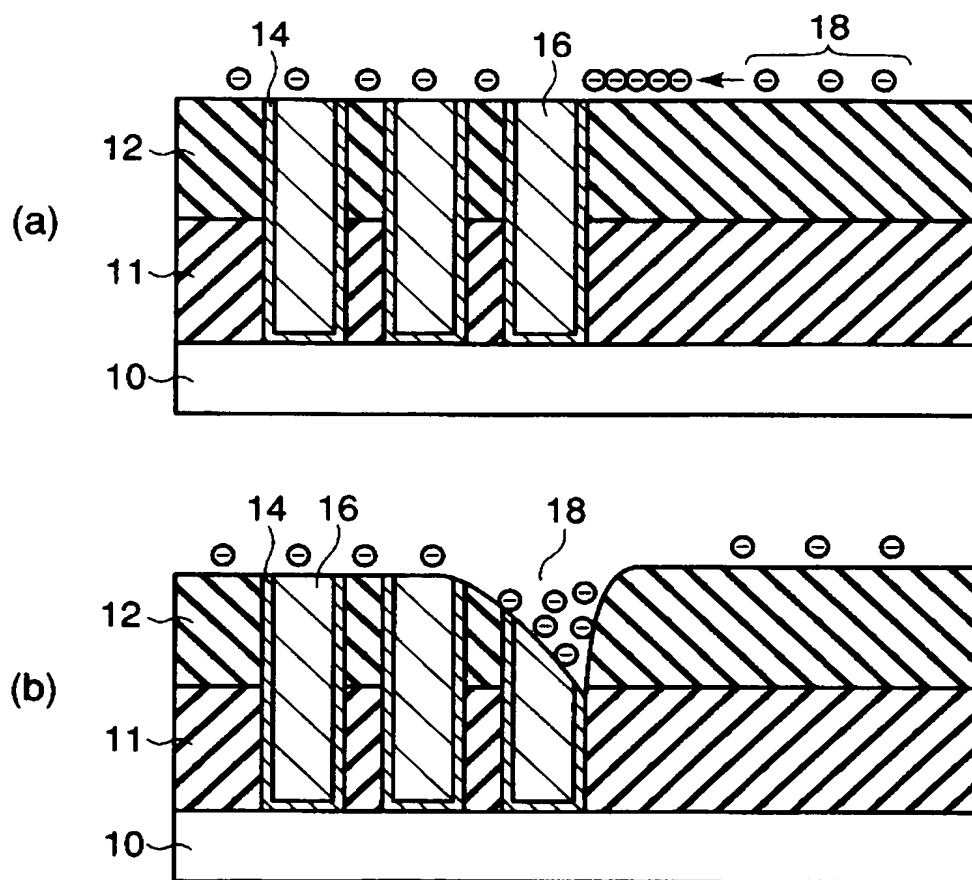
【書類名】

図面

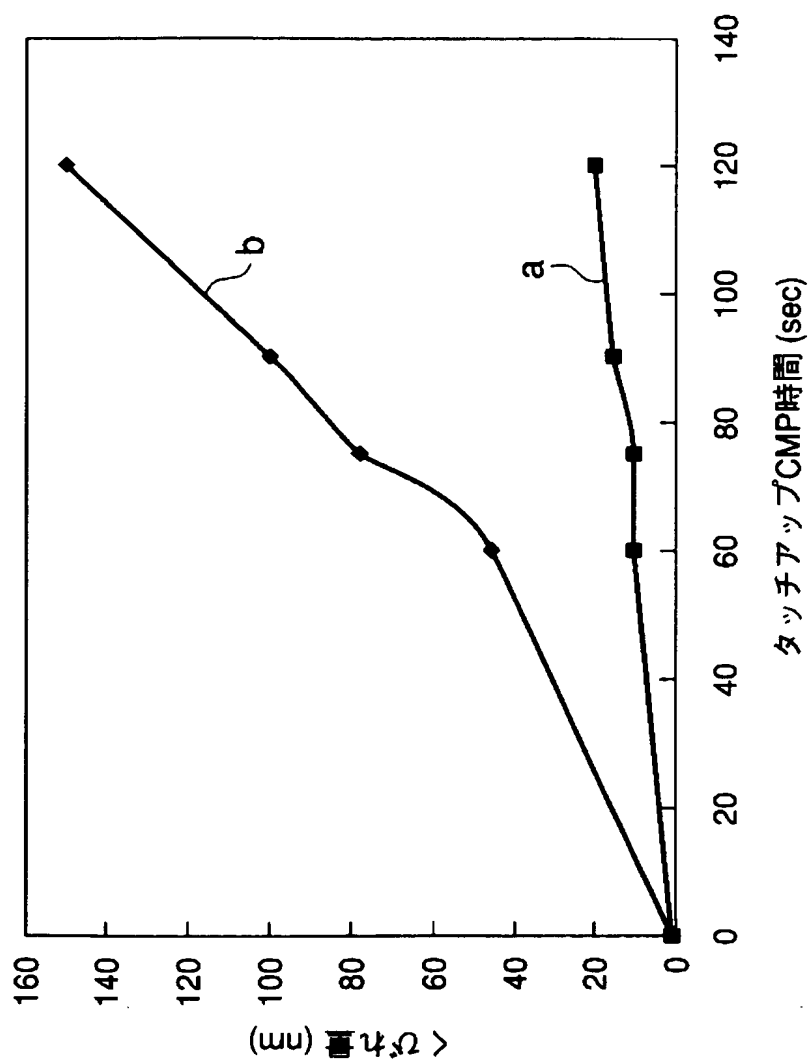
【図 1】



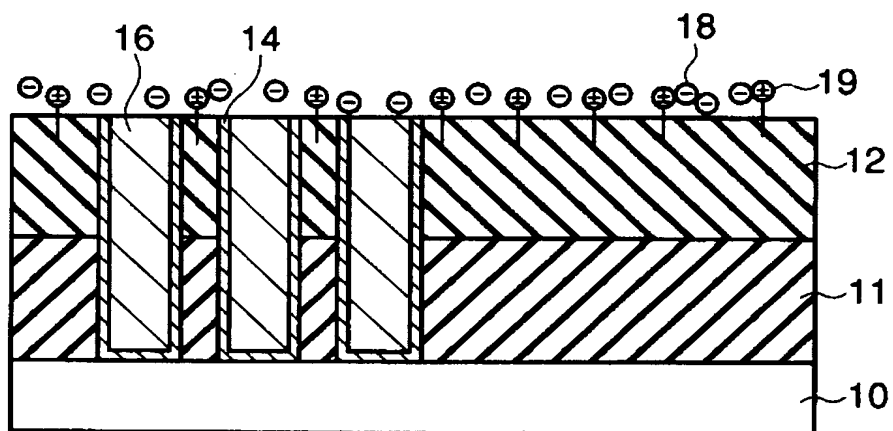
【図 2】



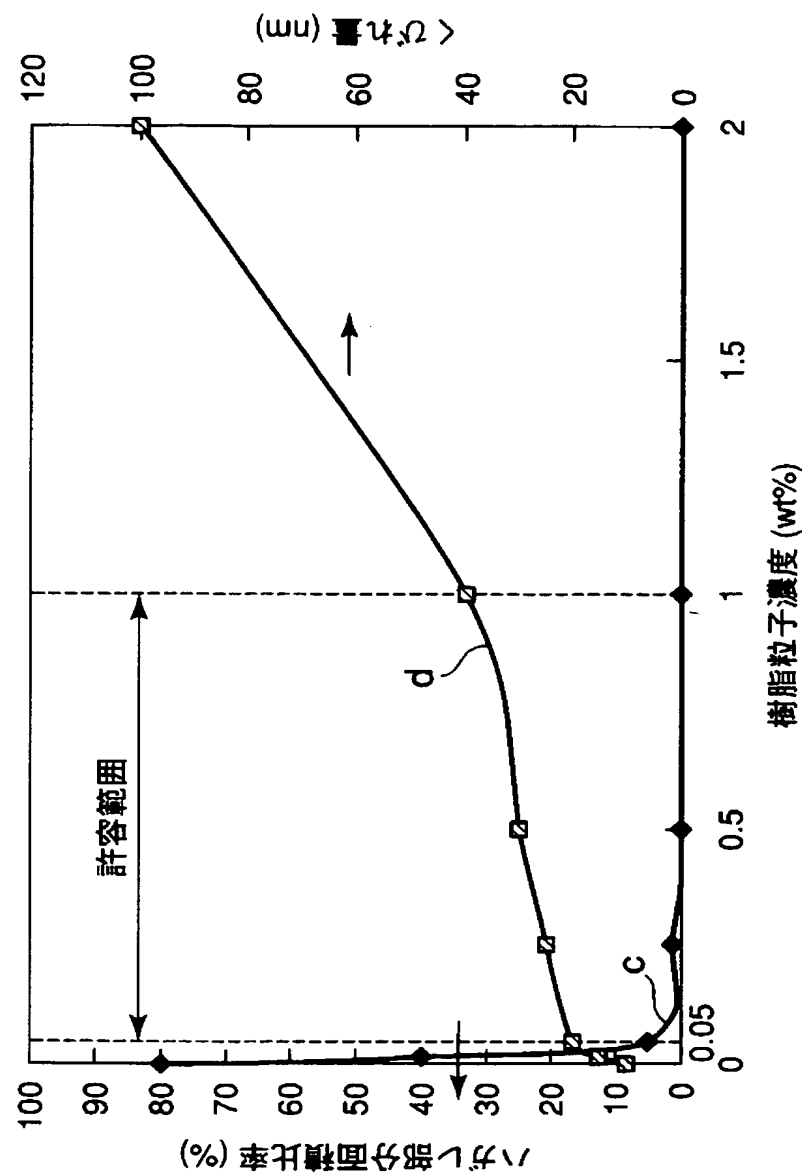
【図 3】



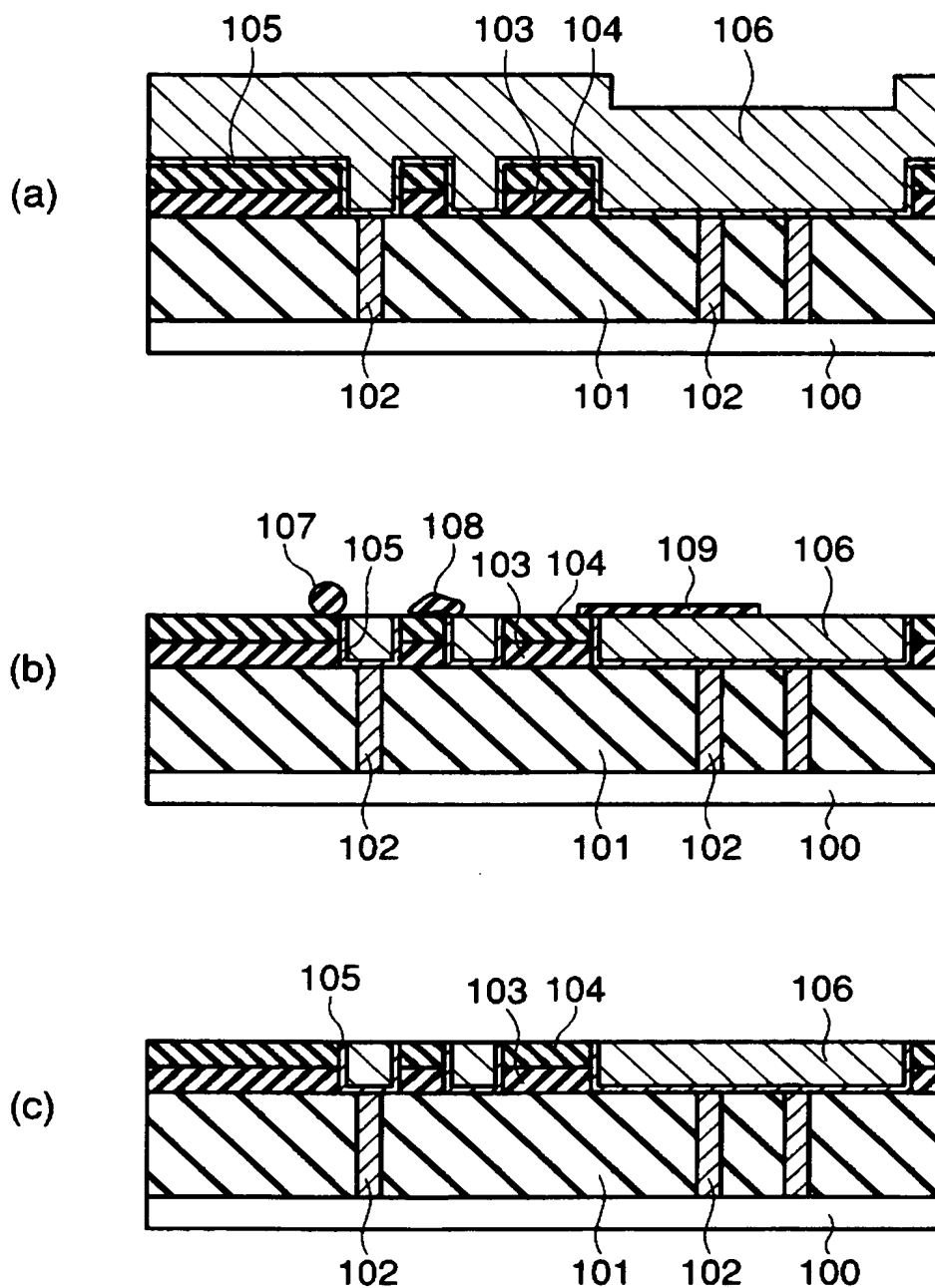
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 平坦性が高く、欠陥密度や表面不純物濃度が低減されたダマシン配線を形成可能なCMP用スラリーを提供する。

【解決手段】 溶媒と、研磨粒子と、HLB値が7以上20以下のシリコーン系界面活性剤とを含有することを特徴とする。

【選択図】 なし

特願 2 0 0 3 - 0 3 7 1 7 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 3 0 7 8]

1 . 変更年月日

2 0 0 1 年 7 月 2 日

[変更理由]

住所変更

住 所

東京都港区芝浦一丁目 1 番 1 号

氏 名

株式会社東芝